

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-230316

(43)Date of publication of application : 24.08.2001

(51)Int.Cl.

H01L 21/768

(21)Application number : 2000-034902

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 14.02.2000

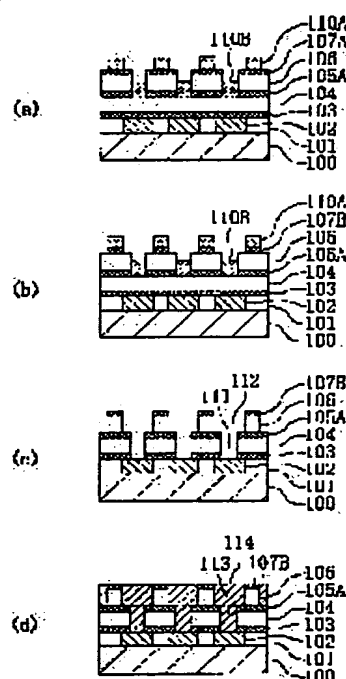
(72)Inventor : SATAKE TETSUO

## (54) METHOD FOR FABRICATING SEMICONDUCTOR DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To obtain a method for fabricating a semiconductor device in which the diameter of a contact hole is not decreased even if the openings for interconnection trench in second resist pattern are shifted from the openings for contact hole in first resist pattern and a barrier wall is not formed in the contact hole.

**SOLUTION:** After a first interlayer insulation film 104, an etching stopper film, a second interlayer insulation film 106 and a second silicon oxide film are deposited sequentially on a lower layer interconnection 102, openings for the contact holes in first resist pattern are transferred to the second silicon oxide film thus forming a hard mask 107A. After openings for the contact holes of the hard mask 107A are transferred to the second interlayer insulation film 106 and the etching stopper film, openings for interconnection trenches in second resist pattern 110 are transferred to the hard mask 107A. Interconnection trenches 112 are made in the second interlayer insulation film 106 by etching through the use of a hard mask 107B transferred with the openings for interconnection trenches and contact holes 111 are made in the first interlayer insulation film 104 by etching through the use of the etching stopper film 105A transferred with the opening for contact holes.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-230316  
(P2001-230316A)

(43) 公開日 平成13年 8月24日 (2001. 8. 24)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 21/768

識別記号

F I

H 0 1 L 21/90

テ-リ-ト\* (参考)

A 5 F 0 3 3

審査請求 未請求 請求項の数 4 O L (全 9 頁)

(21) 出願番号 特願2000-34902(P2000-34902)

(22) 出願日 平成12年 2月14日 (2000. 2. 14)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 佐竹 哲郎

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(74) 代理人 100077931

弁理士 前田 弘 (外1名)

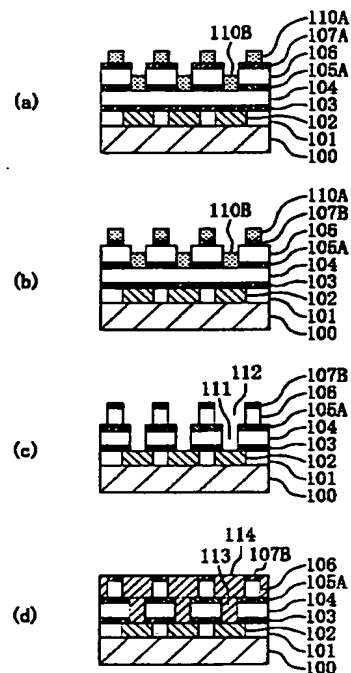
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 第2のレジストパターンの配線溝用開口部が第1のレジストパターンの接続孔用開口部に対して位置ずれしても接続孔の径が小さくならないと共に、接続孔の内部に障壁が形成されないようにする。

【解決手段】 下層配線102の上に、第1の層間絶縁膜104、エッチングストッパー膜、第2の層間絶縁膜106及び第2のシリコン酸化膜を順次堆積した後、第2のシリコン酸化膜に第1のレジストパターンの接続孔用開口部を転写してハードマスク107Aを形成する。第2の層間絶縁膜106及びエッチングストッパー膜にハードマスク107Aの接続孔用開口部を転写した後、ハードマスク107Aに第2のレジストパターン110Aの配線溝用開口部を転写する。第2の層間絶縁膜106に対して配線溝用開口部が転写されたハードマスク107Bを用いてエッチングして配線溝112を形成すると共に、第1の層間絶縁膜104に対して接続孔用開口部が転写されたエッチングストッパー膜105Aを用いてエッチングして接続孔111を形成する。



## 【特許請求の範囲】

【請求項1】 半導体基板上に形成されている金属配線の上に、有機化合物膜からなる第1の層間絶縁膜、エッチングストッパー膜、有機化合物膜からなる第2の層間絶縁膜、及び無機化合物膜又は有機無機複合膜を順次堆積する膜堆積工程と、

前記無機化合物膜又は有機無機複合膜に対して、接続孔用開口部を有する第1のレジストパターンをマスクとしてエッチングを行なうことにより、前記無機化合物膜又は有機無機複合膜からなり、前記接続孔用開口部が転写されたハードマスクを形成する第1のエッチング工程と、

前記第2の層間絶縁膜及びエッチングストッパー膜に対して前記ハードマスクを用いてエッチングを行なうことにより、前記第2の層間絶縁膜及びエッチングストッパー膜に前記ハードマスクの前記接続孔用開口部を転写する第2のエッチング工程と、

前記ハードマスクに対して、配線溝用開口部を有する第2のレジストパターンをマスクとしてエッチングを行なうことにより、前記ハードマスクに前記配線溝用開口部を転写する第3のエッチング工程と、

前記第2の層間絶縁膜に対して、前記配線溝用開口部が転写された前記ハードマスクを用いてエッチングを行なうことにより、前記第2の層間絶縁膜に配線溝を形成すると共に、前記第1の層間絶縁膜に対して、前記接続孔用開口部が転写された前記エッチングストッパー膜を用いてエッチングを行なうことにより、前記第1の層間絶縁膜に接続孔を形成する第4のエッチング工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項2】 前記第2のエッチング工程は、前記第1のレジストパターンをエッチングにより除去する工程を含むことを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】 前記第4のエッチング工程は、前記第2のレジストパターンをエッチングにより除去する工程を含むことを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項4】 前記ハードマスクの膜厚は前記エッチングストッパー膜の膜厚よりも大きいことを特徴とする請求項1に記載の半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デュアルダマシン構造を有する半導体装置の製造方法に関する。

【0002】

【従来の技術】半導体集積回路装置の微細化の進展に伴って、半導体装置の製造方法についても新しい技術が開発されており、その1つとして、層間絶縁膜に形成された接続孔及び配線溝に金属膜を埋め込んで、プラグ及び金属配線を同時に形成するデュアルダマシン法が注目さ

れている。

【0003】デュアルダマシン構造を有する半導体装置の製造方法としては、例えば特開平9-306988号公報及び特開平11-176935号公報に示されている第1の従来例、並びに、例えば特開平11-186391号公報に示されている第2の従来例が知られている。

【0004】以下、第1の従来例について、図4(a)～(d)を参照しながら説明する。

【0005】まず、図4(a)に示すように、半導体基板200の上に堆積された絶縁膜201に下層配線202を埋め込んだ後、絶縁膜201及び下層配線202の上に全面に亘って、下層配線202の酸化を防止する配線保護膜203を堆積し、その後、配線保護膜203の上に有機化合物からなる第1の層間絶縁膜204を堆積する。次に、第1の層間絶縁膜204の上に第1のシリコン酸化膜を堆積した後、該第1のシリコン酸化膜を、接続孔と対応する開口部を有する第1のレジストパターン206を用いてパターニングすることにより、第1のシリコン酸化膜からなるエッチングストッパー膜205を形成する。このようにすると、エッチングストッパー膜205には、第1のレジストパターン206の開口部が転写される。

【0006】次に、図4(b)に示すように、第1の層間絶縁膜204及びエッチングストッパー膜205の上に有機化合物からなる第2の層間絶縁膜207を堆積した後、第2の層間絶縁膜207の上に第2のシリコン酸化膜208を堆積し、その後、第2のシリコン酸化膜208の上に、配線溝と対応する開口部を有する第2のレジストパターン209を形成する。

【0007】次に、図4(c)に示すように、第2のシリコン酸化膜208を第2のレジストパターン209を用いてパターニングすることにより、第2のシリコン酸化膜208からなるハードマスク208Aを形成する。

【0008】次に、図4(d)に示すように、第2の層間絶縁膜207に対してハードマスク208Aを用いてエッチングを行なうことにより、第2の層間絶縁膜207に配線溝211を形成すると共に、第1の層間絶縁膜204及び配線保護膜203に対してエッチングストッパー膜205をマスクとしてエッチングを行なうことにより、第1の層間絶縁膜204及び配線保護膜203に接続孔210を形成する。

【0009】次に、図示は省略しているが、接続孔210及び配線溝211に金属膜を埋め込むと、デュアルダマシン構造を有する半導体装置が得られる。

【0010】以下、第2の従来例について、図5(a)～(d)を参照しながら説明する。

【0011】まず、図5(a)に示すように、半導体基板300の上に堆積された絶縁膜301に下層配線302を埋め込んだ後、絶縁膜301及び下層配線302の

上に全面に亘って配線保護膜303を堆積し、その後、配線保護膜303の上に有機化合物からなる第1の層間絶縁膜304を堆積する。次に、第1の層間絶縁膜304の上に第1のシリコン酸化膜からなるエッチングストッパー膜305を堆積した後、該エッチングストッパー膜305の上に有機化合物からなる第2の層間絶縁膜306を堆積する。次に、第2の層間絶縁膜306の上に第2のシリコン酸化膜307を堆積した後、該第2のシリコン酸化膜307の上に、接続孔と対応する開口部を有する第1のレジストパターン308を形成する。

【0012】次に、図5(b)に示すように、第2のシリコン酸化膜307に対して第1のレジストパターン308を用いてエッチングを行なって、第2のシリコン酸化膜307からなり接続孔用開口部を有するハードマスク307Aを形成する。次に、第1のレジストパターン308及びハードマスク307Aを用いて、第2の層間絶縁膜306、エッチングストッパー膜305及び第1の層間絶縁膜304に対して順次エッチングを行なって、接続孔310を形成する。

【0013】次に、図5(c)に示すように、第1のレジストパターン308を除去した後、ハードマスク307Aの上に全面に亘ってレジスト膜を堆積し、その後、該レジスト膜をパターンニングして、配線溝と対応する開口部を有する第2のレジストパターン311Aを形成する。このようにすると、接続孔310の内部にレジスト膜311Bが残存する。次に、接続孔用開口部を有するハードマスク307Aに対して第2のレジストパターン311Aを用いてエッチングを行なって、配線溝用開口部を有するハードマスク307Bを形成する。

【0014】次に、図5(d)に示すように、第2の層間絶縁膜306に対して配線溝用開口部を有するハードマスク307Bを用いてエッチングを行なうことにより、第2の層間絶縁膜306に配線溝312を形成すると共に、接続孔310の内部に落ち込んでいるレジスト膜311Bを除去する。

【0015】

【発明が解決しようとする課題】ところが、第1の従来例によると、第2のレジストパターン209の配線溝用開口部が第1のレジストパターン206の接続孔用開口部に対して位置ずれすると、接続孔210の径が小さくなってしまいう問題がある。

【0016】以下、第1の従来例に係る問題点について、図6(a)～(c)を参照しながら説明する。尚、図6(a)は図4(b)と対応し、図6(b)は図4(c)と対応し、図6(c)は図4(d)と対応する。

【0017】図6(a)に示すように、第2のレジストパターン209の配線溝用開口部がエッチングストッパー膜205の接続孔用開口部に対して位置ずれると、図6(b)に示すように、ハードマスク208Aの配線溝用開口部もエッチングストッパー膜205の接続孔用開

口部に対して位置ずれする。次に、位置ずれしているハードマスク208Aを用いて第2の層間絶縁膜207に対してエッチングを行なうと、第1の層間絶縁膜204の上にエッチングストッパー膜205が存在しているため、第1の層間絶縁膜204に形成される接続孔210は、ハードマスク208Aの開口部とエッチングストッパー膜205の開口部との重なり部分に形成されるので、接続孔210の径は小さくなってしまいう。

【0018】以下、第2の従来例に係る問題点について、図5(a)～(d)及び図7(a)、(b)を参照しながら説明する。尚、図7(a)は図5(c)と対応し、図7(b)は図5(d)と対応する。

【0019】まず、第1のレジストパターン308及びハードマスク307Aを用いて、第2の層間絶縁膜306、エッチングストッパー膜305及び第1の層間絶縁膜304に対してエッチングを行なって接続孔310を形成する工程は、接続孔310のアスペクト比が大きいため、エッチングが困難になるという問題がある。

【0020】また、接続孔310のアスペクト比が大きいため、接続孔310の内部に残存するレジスト膜311Bの厚さが大きくなる。このため、第2の層間絶縁膜306に対してハードマスク307Bを用いてエッチングを行なう際に、接続孔310の内部において、レジスト膜311Bと第1のシリコン酸化膜からなるエッチングストッパー膜305とが化学反応を起こすので、図5(d)に示すように、接続孔310の側壁にインナークラウンと称される障壁313が形成されてしまいう。接続孔310の内部に障壁313が形成されると、接続孔310の内部に金属膜を埋め込んでプラグを形成する工程が困難になるという問題がある。

【0021】ところで、第2の従来例によると、図7(a)に示すように、第2のレジストパターン311Aの配線溝形成用開口部が接続孔310に対して位置ずれしても、接続孔310の径が小さくなるという問題は起こらない。しかしながら、接続孔310の内部に落ち込むレジスト膜311Bが第2のレジストパターン311Aと連続するため、図7(b)に示すように、接続孔310の内部に形成される障壁313が部分的に極めて高くなる。このため、接続孔310の内部に金属膜を埋め込んでプラグを形成する工程が極めて困難になるという問題が発生する。

【0022】さらに、図5(b)に示すように、接続孔310のアスペクト比が大きいため、接続孔310の内部に落ち込むレジスト膜311Bの量が多くなるので、ハードマスク307Aの上に堆積されるレジスト膜(図示は省略している)の表面の平坦性が悪くなる。このため、レジスト膜に対するフォトリソグラフィ工程が困難になるので、第2のレジストパターン311Aの形状が不良になってしまうという問題もある。

【0023】前記に鑑み、本発明は、第2のレジストパ

ターンの配線溝用開口部が第1のレジストパターンの接続孔用開口部に対して位置ずれしても接続孔の径が小さくならないと共に、接続孔の内部にレジストパターンとエッチングストッパー膜との反応生成物からなる障壁が形成されないようにすることを目的とする。

【0024】

【課題を解決するための手段】前記の目的を達成するため、本発明に係る半導体装置は、半導体基板上に形成されている金属配線の上に、有機化合物膜からなる第1の層間絶縁膜、エッチングストッパー膜、有機化合物膜からなる第2の層間絶縁膜、及び無機化合物膜又は有機無機複合膜を順次堆積する膜堆積工程と、無機化合物膜又は有機無機複合膜に対して、接続孔用開口部を有する第1のレジストパターンをマスクとしてエッチングを行なうことにより、無機化合物膜又は有機無機複合膜からなり、接続孔用開口部が転写されたハードマスクを形成する第1のエッチング工程と、第2の層間絶縁膜及びエッチングストッパー膜に対してハードマスクを用いてエッチングを行なうことにより、第2の層間絶縁膜及びエッチングストッパー膜にハードマスクの接続孔用開口部を転写する第2のエッチング工程と、ハードマスクに対して、配線溝用開口部を有する第2のレジストパターンをマスクとしてエッチングを行なうことにより、ハードマスクに配線溝用開口部を転写する第3のエッチング工程と、第2の層間絶縁膜に対して、配線溝用開口部が転写されたハードマスクを用いてエッチングを行なうことにより、第2の層間絶縁膜に配線溝を形成すると共に、第1の層間絶縁膜に対して、接続孔用開口部が転写されたエッチングストッパー膜を用いてエッチングを行なうことにより、第1の層間絶縁膜に接続孔を形成する第4のエッチング工程とを備えている。

【0025】本発明に係る半導体装置の製造方法によると、第2の層間絶縁膜に対して、接続孔用開口部及び配線溝用開口部の両方が転写されたハードマスクを用いてエッチングを行なって配線溝を形成する共に、第1の層間絶縁膜に対して、接続孔用開口部が転写されたエッチングストッパー膜を用いてエッチングを行なって接続孔を形成するため、第2のレジストパターンの配線溝用開口部が第1のレジストパターンの接続孔用開口部に対して位置ずれしても、接続孔の径が小さくなることはない。

【0026】また、第2のレジストパターンを形成するためのレジスト膜を堆積する際には、第2の層間絶縁膜には接続孔用開口部が転写されてなる開口部が形成されているが、第1の層間絶縁膜には開口部が形成されていない。このため、第2の層間絶縁膜の開口部に落ち込むレジスト膜の高さが小さいと共に、該レジスト膜はエッチングストッパー膜よりも下方には存在しない。このため、第2の層間絶縁膜に配線溝を形成する工程において、第2の層間絶縁膜の開口部に落ち込んでいるレジ

スト膜とエッチングストッパー膜とが化学反応を起こさないので、接続孔の内部に障壁が形成されない。

【0027】本発明に係る半導体装置の製造方法において、第2のエッチング工程は、第1のレジストパターンをエッチングにより除去する工程を含むことが好ましい。このようにすると、第1のレジストパターンをアシシングにより除去する工程は不要になる。

【0028】本発明に係る半導体装置の製造方法において、第4のエッチング工程は、第2のレジストパターンをエッチングにより除去する工程を含むことが好ましい。このようにすると、第2のレジストパターンをアシシングにより除去する工程は不要になる。

【0029】本発明に係る半導体装置の製造方法において、ハードマスクの膜厚はエッチングストッパー膜の膜厚よりも大きいことが好ましい。このようにすると、第2の層間絶縁膜に対してハードマスクを用いてエッチングを行なって配線溝を形成すると共に、第1の層間絶縁膜に対してエッチングストッパー膜を用いてエッチングを行なって接続孔を形成する第4のエッチング工程において、ハードマスクがエッチングストッパー膜よりも長い時間に亘ってエッチングガスに曝されても、ハードマスクが消滅する事態を防止することができる。

【0030】

【発明の実施の形態】以下、本発明の一実施形態に係る半導体装置の製造方法について、図1(a)～(d)、図2(a)～(d)及び図3(a)～(c)を参照しながら説明する。

【0031】まず、図1(a)に示すように、半導体基板100の上に堆積された例えば有機化合物よりなる絶縁膜101に例えば銅からなる下層配線102を埋め込んだ後、例えばCVD法により、絶縁膜101及び下層配線102の上に全面に亘って、下層配線102の酸化を防止する例えばシリコン窒化膜からなる配線保護膜103を堆積する。

【0032】次に、配線保護膜103の上に有機化合物からなる第1の層間絶縁膜104を堆積した後、例えばCVD法により、第1の層間絶縁膜104の上に第1のシリコン酸化膜からなるエッチングストッパー膜105を堆積する。

【0033】次に、エッチングストッパー膜105の上に有機化合物からなる第2の層間絶縁膜106を堆積した後、例えばCVD法により、第2の層間絶縁膜106の上に第2のシリコン酸化膜107を堆積する。

【0034】尚、第1及び第2の層間絶縁膜104、106としては、回転塗布法により、ポリアリルエーテル（商品名FLARE：アライドシグナル社製 比誘電率：2.7）等の有機化合物材料を塗布して低誘電率膜を形成することが好ましい。

【0035】次に、図1(b)に示すように、第2のシリコン酸化膜107の上に、接続孔と対応する形状の接

続孔用開口部を有する第1のレジストパターン108を形成した後、第2のシリコン酸化膜107に対して第1のレジストパターン108をマスクとしてエッチングを行なって、第2のシリコン酸化膜107からなり接続孔用開口部が転写されたハードマスク107Aを形成する。

【0036】次に、図1(c)に示すように、第2の層間絶縁膜106及びエッチングストッパー膜105に対して、接続孔用開口部が転写されたハードマスク107Aを用いてドライエッチングを行なうことにより、第2の層間絶縁膜106に開口部109を形成すると共に、接続孔用開口部が転写されたエッチングストッパー膜105Aを形成する。この場合のエッチング条件の一例を挙げると、チャンバー内の圧力：13.3kPa、チャンバー内に導入するマイクロ波のパワー：1500W、チャンバー内に導入するエッチングガス：N<sub>2</sub>ガスとH<sub>2</sub>ガスとの混合ガス（標準状態における1分間当たりの体積流量はN<sub>2</sub>/H<sub>2</sub>=300mL/300mL）である。

【0037】このように、N<sub>2</sub>ガスとH<sub>2</sub>ガスとの混合ガスからなるエッチングガスを用いると、有機化合物からなる第2の層間絶縁膜106をエッチングすることができると共に、有機化合物からなる第1のレジストパターン108を除去することができる。

【0038】次に、図1(d)に示すように、接続孔用開口部が転写されたハードマスク107Aの上に全面に亘ってレジスト膜110を堆積する。

【0039】次に、レジスト膜110に対してフォトリソグラフィ法を行なって、図2(b)に示すように、配線溝と対応する形状の配線溝用開口部を有する第2のレジストパターン110Aを形成する。この場合、第2の層間絶縁膜106の開口部109の深さは、図5(b)に示す接続孔310に比べて小さいため、第2の従来例に比べて、開口部109に落ち込むレジスト膜110の量が少なくなるので、レジスト膜110の表面の平坦性が向上する。このため、レジスト膜110に対して行なうフォトリソグラフィ工程が容易になるので、第2のレジストパターン110Aのパターン形状が良好になる。

【0040】次に、図2(b)に示すように、接続孔用開口部が転写されたハードマスク107Aに対して第2のレジストパターン110Aをマスクとしてエッチングを行なって、配線溝用開口部が転写されたハードマスク107Bを形成する。

【0041】次に、図2(c)に示すように、第2の層間絶縁膜106に対して配線溝形成用開口部が転写されたハードマスク107Bを用いてエッチングを行なうことにより配線溝112を形成すると共に、第1の層間絶縁膜104及び配線保護膜103に対して、接続孔用開口部が転写されたエッチングストッパー膜105Aをマスクとしてエッチングを行なうことにより接続孔111を形成する。この場合のエッチング条件の一例を挙げる

と、チャンバー内の圧力：13.3kPa、チャンバー内に導入するマイクロ波のパワー：1500W、チャンバー内に導入するエッチングガス：N<sub>2</sub>ガスとH<sub>2</sub>ガスとの混合ガス（標準状態における1分間当たりの体積流量はN<sub>2</sub>/H<sub>2</sub>=300mL/300mL）である。

【0042】このように、N<sub>2</sub>ガスとH<sub>2</sub>ガスとの混合ガスからなるエッチングガスを用いると、有機化合物からなる第1及び第2の層間絶縁膜104、106をエッチングすることができると共に、有機化合物からなる第2のレジストパターン110Aを除去することができる。その後、接続孔111及び配線溝112の内部に存在するエッチング時の残留物及び副生成物を洗浄により除去する。

【0043】次に、例えばPVD法により、接続孔111及び配線溝112の底部及び壁面に窒化タンタルからなるバリアメタル層を堆積した後、例えば電解めっき法により、バリアメタル層の上に銅からなる金属膜を堆積し、その後、該金属膜におけるハードマスク107の上に存在する部分を例えばCMP法により除去すると、ブラグ113及び上層配線114を有しデュアルダマシン構造を持つ半導体装置が得られる。

【0044】以下、本実施形態によると、第2のレジストパターン110Aの配線溝用開口部が第1のレジストパターン108の接続孔用開口部に対して位置ずれしても、接続孔111の径が小さくならない理由について、図3(a)～(c)を参照しながら説明する。尚、図3(a)は図2(a)と対応し、図3(b)は図2(b)と対応し、図3(c)は図2(c)と対応する。

【0045】図3(a)に示すように、第2のレジストパターン110Aの配線溝用開口部が第1のレジストパターン108の接続孔用開口部に対して位置ずれしても、図3(b)に示すように、接続孔用開口部が転写されているハードマスク107Aに対して第2のレジストパターン110Aの配線溝用開口部を転写した後、図3(c)に示すように、接続孔用開口部及び配線溝用開口部が転写されたハードマスク107Bを用いて第2の層間絶縁膜106にエッチングを行なって配線溝112を形成すると共に、接続孔用開口部が転写されているエッチングストッパー膜105Aを用いて第1の層間絶縁膜104にエッチングを行なって接続孔111を形成するため、接続孔111の径が小さくなることはない。また、配線溝112における接続孔111と接続される領域の幅が大きくなるため、ブラグ113と上層配線114との接統面積が低減することがない。

【0046】また、レジスト膜110は、図5(b)に示す接続孔310に比べて深さが小さい開口部109に埋め込まれるため、開口部109に落ち込むレジスト膜110Bの高さは、図5(c)に示す接続孔310の内部に落ち込むレジスト膜311Bの高さよりも小さい。その理由は、第2のレジストパターン110A及び図5

(c)に示す第2のレジストパターン311Aがフォトリソグラフィ工程においてパターン露光される深さつまり現像により除去される深さは、ほぼ一定であるからである。また、開口部109に落ち込むレジスト膜111Bはエッチングストッパー膜105Aよりも下方には存在していない。従って、第2の層間絶縁膜106に配線溝112を形成する際に、開口部109に落ち込んでいるレジスト膜111Bとエッチングストッパー膜105Aとが化学反応を起こさないので、第2の従来例のように、接続孔111の内部に障壁が形成される事態を回避10 することができ。

【0047】尚、前記実施形態においては、エッチングストッパー膜105を第1のシリコン酸化膜により形成すると共に、ハードマスク107Aを第2のシリコン酸化膜により形成したが、これに代えて、エッチングストッパー膜105及びハードマスク107Aは、他の無機化合物膜から形成してもよいし、有機無機複合化合物膜から形成してもよいが、第1及び第2の層間絶縁膜104、106に対してエッチング選択性を有していることが好ましい。

【0048】また、ハードマスク107Bの膜厚は、エッチングストッパー膜105Aの膜厚よりも大きいことが好ましい。その理由は、第2の層間絶縁膜106に対して配線溝形成用開口部が転写されたハードマスク107Bを用いてエッチングを行なって配線溝112を形成すると共に、第1の層間絶縁膜104及び配線保護膜103に対して、接続孔用開口部が転写されたエッチングストッパー膜105Aをマスクとしてエッチングを行なって接続孔111を形成する工程において、ハードマスク107Bはエッチングストッパー膜105Aよりも長い時間10 亘ってエッチングガスに曝されるためである。

【0049】

【発明の効果】本発明に係る半導体装置の製造方法によると、第2のレジストパターンの配線溝用開口部が第1のレジストパターンの接続孔用開口部に対して位置ずれしても、接続孔の径が小さくなる事態を回避できると共に、第2の層間絶縁膜の開口部に落ち込んでいるレジスト膜とエッチングストッパー膜とが化学反応を起こさない15 ので、接続孔の内部に障壁が形成されることを防止で

きる。

【図面の簡単な説明】

【図1】(a)～(d)は、本発明の一実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図2】(a)～(d)は、本発明の一実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図3】(a)～(c)は、本発明の一実施形態に係る半導体装置の製造方法において、第2のレジストパターンの配線溝用開口部が第1のレジストパターンの接続孔用開口部に対して位置ずれしても、接続孔の径が小さくならないことを説明する断面図である。

【図4】(a)～(d)は、第1の従来例に係る半導体装置の製造方法の各工程を示す断面図である。

【図5】(a)～(d)は、第2の従来例に係る半導体装置の製造方法の各工程を示す断面図である。

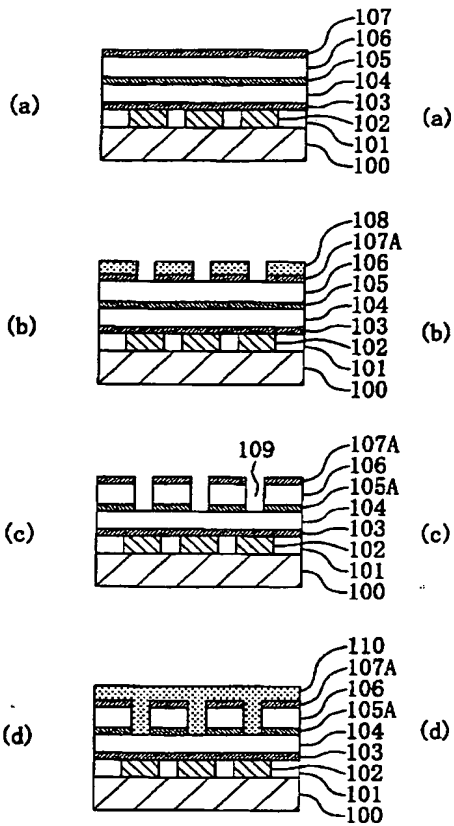
【図6】(a)～(c)は、第1の従来例に係る半導体装置の製造方法の問題点を説明する断面図である。

【図7】(a)及び(b)は、第2の従来例に係る半導体装置の製造方法の問題点を説明する断面図である。

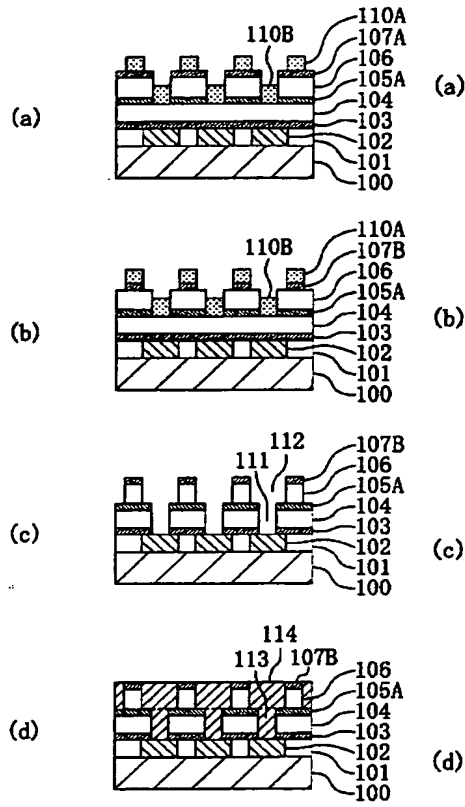
20 【符号の説明】

- 100 半導体基板
- 101 絶縁膜
- 102 下層配線
- 103 配線保護膜
- 104 第1の層間絶縁膜
- 105 エッチングストッパー膜
- 106 第2の層間絶縁膜
- 107 第2のシリコン酸化膜
- 107A 接続孔用開口部が転写されたハードマスク
- 107B 配線溝用開口部が転写されたハードマスク
- 108 第1のレジストパターン
- 109 開口部
- 110 レジスト膜
- 110A レジストパターン
- 110B 開口部に落ち込んだレジスト膜
- 111 接続孔
- 112 配線溝
- 113 プラグ
- 114 上層配線

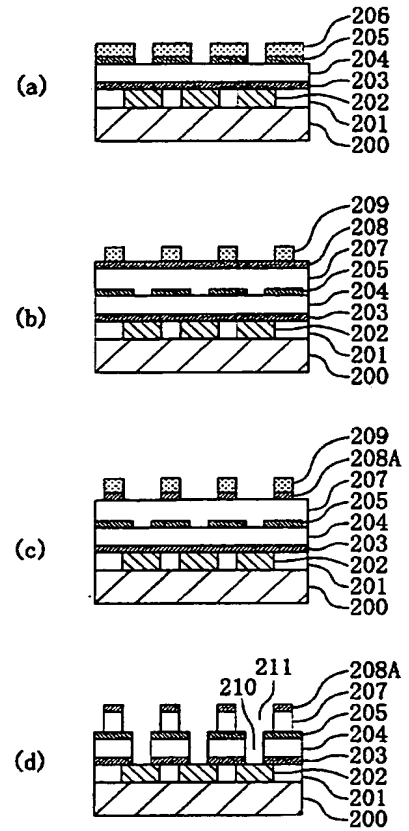
【図1】



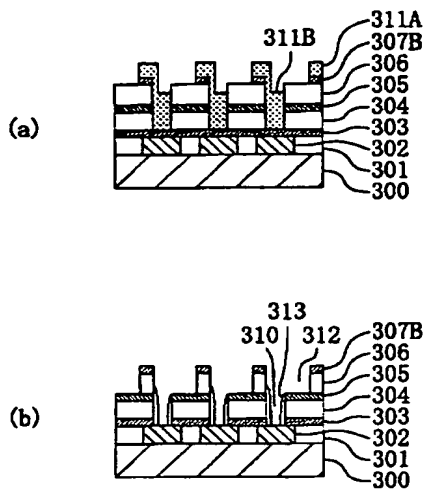
【図2】



【図4】

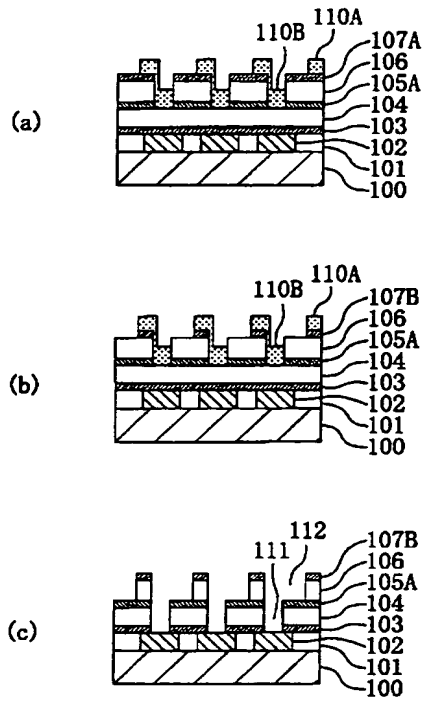


【図7】

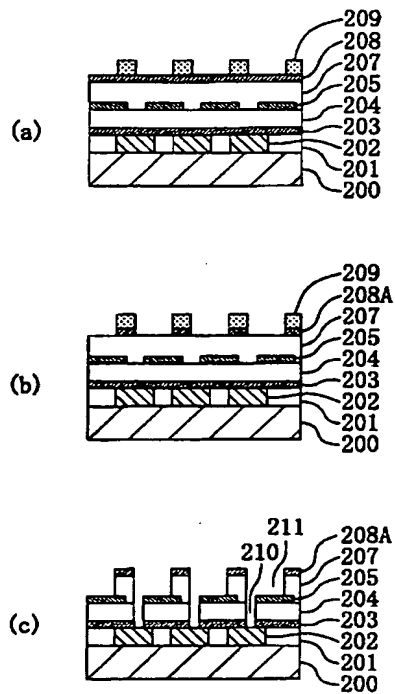




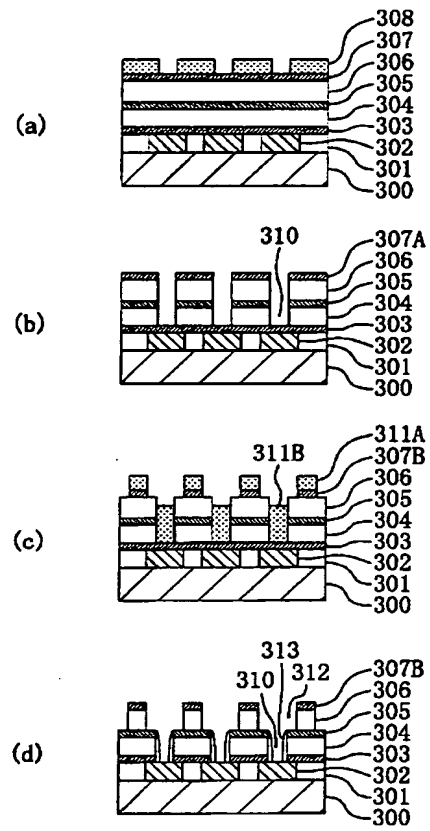
【図3】



【図6】



【図5】



フロントページの続き

Fターム(参考) 5F033 HH11 HH32 JJ01 JJ11 JJ32  
KK11 MM02 MM12 MM13 NN06  
NN07 PP14 PP27 QQ09 QQ10  
QQ11 QQ25 QQ28 QQ30 QQ35  
QQ48 QQ92 RR04 RR06 RR21  
SS11 SS22 TT04 XX01 XX09  
XX15